

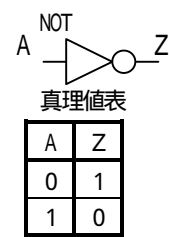
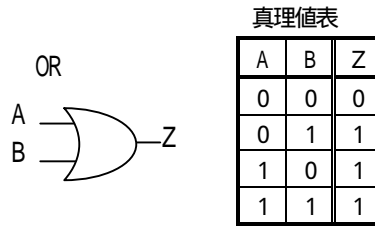
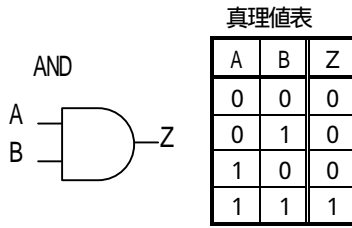
科 目		必・選	担 当 教 員	学年・学科		単位数	授 業 形 態					
論理回路 (Logic Circuits)		必	若野 憲一郎	3年生 電気情報工学科		2	通年 週2時間					
授業概要		AND,OR,NOT等の基本論理素子を組み合わせた論理回路の作り方について述べる。また、加算器、カウンタ、メモリ等の動作や構成方法を述べる。										
到達目標		組み合わせ回路やFlip flopの動作を知り、簡単な組み合わせ論理回路が書ける。加算器、カウンタの基本的な論理回路を構成する方法がわかる。										
評価方法		定期試験・小テスト(各2回)を60%、宿題・課題等を40%で評価する。										
教科書等		[教科書] 雨宮好文「デジタル回路の考え方」オーム社 [参考書] 堀桂太郎「デジタル回路入門早わかり」オーム社										
内 容								学習・教育目標				
第 1 週	デジタル情報系と回路	：デジタルとは、記数法、デジタル回路の基礎						C				
第 2 週	ブール代数とデジタル回路	：定理、公理						C				
第 3 週	“ ”	：真理値表から論理式へ						C				
第 4 週	“ ”	：論理回路の簡単化、カルノー図						C				
第 5 週	“ ”	：カルノー図						C				
第 6 週	“ ”	：基本論理素子						C				
第 7 週	デジタル回路の設計法							C				
第 8 週	まとめ	小テスト						C				
第 9 週	組み合わせ回路	：エンコーダ、デコーダ						C				
第 1 0 週	“ ”	：7セグメントデコーダ、データセクタ他						C				
第 1 1 週	“ ”	：比較回路、パリティチェック						C				
第 1 2 週	2進演算回路	：2進加算、減算、半加算器						C				
第 1 3 週	“ ”	：全加算、加算回路他						C				
第 1 4 週	フリップフロップ	：フリップフロップ						C				
第 1 5 週	“ ”	：フリップフロップ、まとめ						前期末試験 C				
第 1 6 週	“ ”	：JKフリップフロップほか						C				
第 1 7 週	“ ”	：Tフリップフロップ、まとめ						C				
第 1 8 週	カウンタとレジスタ	：非同期式カウンタ						C				
第 1 9 週	“ ”	：同期式カウンタ、10進カウンタ、レジスタ						C				
第 2 0 週	“ ”	：ジョンソンカウンタ						C				
第 2 1 週	“ ”	：リングカウンタ、カウンタの設計						C				
第 2 2 週	“ ”	：特性方程式によるカウンタの設計						C				
第 2 3 週	“ ”	：カウンタまとめ						小テスト C				
第 2 4 週	デジタル回路の実現素子	：TTL ICと、C-MOS IC						C				
第 2 5 週	回路の実現素子、メモリ	：リレー、雑音余裕、メモリ						C				
第 2 6 週	メモリ	：ROM、RAM、その他						C				
第 2 7 週	デジタル回路と応用	：デジタル・アナログ変換について、他						C				
第 2 8 週	“ ”	：演算増幅器						C				
第 2 9 週	“ ”	：DA変換、AD変換の方法、その他						C				
第 3 0 週	まとめ、復習	学年末試験						C				
(特記事項)		JABEEとの関連										
		JABEE	a	b	c	d1	d2a)d)	d2b)c)	e	f	g	h
		本校の学習 ・教育目標	A	A	C	C	C	B	B	D	C	B

1. 合格ラインについて、特に記載の無いものは、60点以上を合格とします。

2. 定期試験について、特に記載の無いものは、評価配分を均等とします。(【例】年4回定期試験を実施した場合の各定期試験の評価分は、特に記載の無いものは、25%ずつになります。)

基本論理回路

論理回路の基本となるブール代数について解説し、論理回路の実現法、簡略化について述べる。

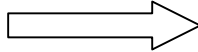


簡略化法

真理値表

A	B	C	Z
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

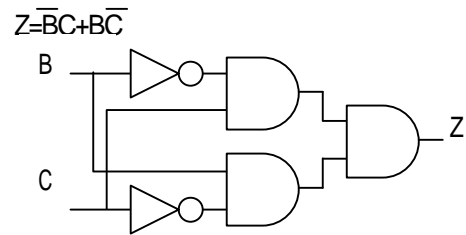
$$Z = \overline{A}BC + \overline{A}B\overline{C} + A\overline{B}C + ABC$$



カルノー図

		C	
A	B	0	1
0	0		1
0	1	1	
1	1	1	
1	0		1

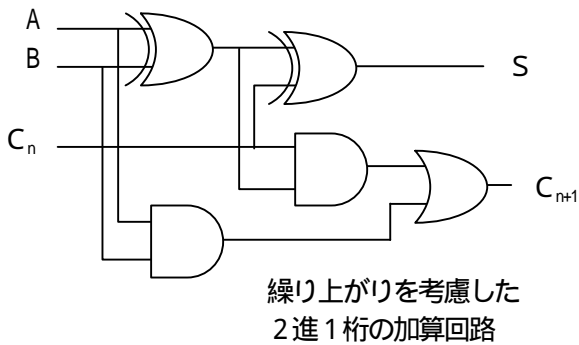
出力Zを表す論理式を簡略化するための図



算術演算回路

コンピュータ演算で必要となる基本的な演算回路について解説する。

全加算器



フリップフロップ (FF)

メモリ、レジスタなどに使われるFFの動作原理について解説する。

JKフリップフロップの動作

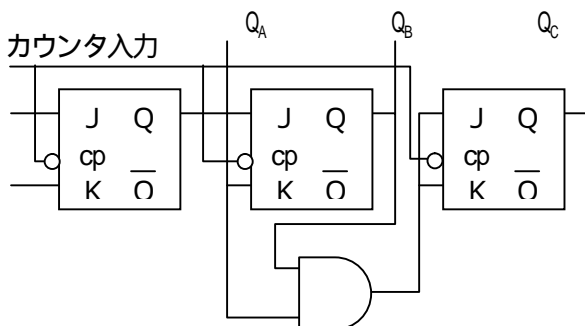
J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

カウンタ

FFを利用したカウンタについて動作および設計法を解説する。

同期式

カウンタ入力とクロック信号により各段のFFが同時に作動する



非同期式

前段のFFの出力が次段の入力となり、順に動作する。

